

CLIPPEDIMAGE= JP358132758A

PAT-NO: JP358132758A

DOCUMENT-IDENTIFIER: JP 58132758 A

TITLE: PROCESS KIT AND IMAGE FORMATION DEVICE USING SAID PROCESS KIT

PUBN-DATE: August 8, 1983

INVENTOR-INFORMATION:

NAME

TSUCHIYA, HIROAKI

ASSIGNEE-INFORMATION:

NAME

CANON INC

COUNTRY

N/A

APPL-NO: JP57016073

APPL-DATE: February 3, 1982

INT-CL (IPC): G03G015/00;G03G015/00 ;G03G015/22

US-CL-CURRENT: 399/8,399/355

ABSTRACT:

PURPOSE: To regulate various conditions on a body side automatically and to form always stable picture images even if characteristics of parts change according to durability, environment, etc. by driving the parts on the body side in accordance with the electric signals of at least one of the electrical storage element or central processing element in a kit.

CONSTITUTION: A photoreceptor 1, an electrifier 2, the developing electrode of a developing device 6, and a cleaner 8 are formed into one body, and are exchanged as a unit in the stage of exchanging the same when the life of the photoreceptor 1 runs out. A storage element 10 such as an ROM (may be P- ROM) or the like is built in the unit, and is coupled to a central processing unit (CPU)12 by means of a connector 22. The information to determine exposure, quantity of electrostatic charging, developing bias value, and destaticizing exposure is stored in the element 10 in such a way that the device operates under adequate image forming conditions. The CPU12 drives a lamp lighting circuit 13, high voltage transformers 14, 15, a developing bias circuit 16 and a destaticizing lamp circuit 17 in the body part.

COPYRIGHT: (C)1983,JPO&Japio

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—132758

⑬ Int. Cl.<sup>3</sup>  
G 03 G 15/00

識別記号  
1 0 1  
1 0 2  
1 0 1

庁内整理番号  
7909—2H  
7909—2H  
7907—2H

⑭ 公開 昭和58年(1983)8月8日

発明の数 2  
審査請求 未請求

(全 5 頁)

⑮ プロセスキット及びこのプロセスキットを使用する画像形成装置

⑯ 特 願 昭57—16073

⑰ 出 願 昭57(1982)2月3日

⑱ 発 明 者 土屋廣明

東京都大田区下丸子3丁目30番  
2号キャノン株式会社内

⑲ 出 願 人 キャノン株式会社  
東京都大田区下丸子3丁目30番  
2号

⑳ 代 理 人 弁理士 谷山輝雄 外3名

明 細 書

1. 発明の名称

プロセスキット及びこのプロセスキットを使用する画像形成装置

2. 特許請求の範囲

(1) 本体装置に対して着脱可能なユニット状のプロセスキットにおいて、キット内の像形成部材の特性に応じて本体装置側の像形成条件を設定する、電氣的記憶素子又は中央処理素子の少なくとも一方を有したプロセスキット。

(2) 着脱可能なプロセスキットを装填し像形成する画像形成装置において、キット内の電氣的記憶素子又は中央処理素子の少なくとも一方の電氣信号を受けるコネクタ手段と、このコネクタ手段を介して受けた電氣信号に基づいて駆動する像形成手段とを有する画像形成装置。

3. 発明の詳細な説明

本発明は、本体装置に対して着脱可能に構成したプロセスキットおよびこのキットを用いた画像形成装置に関するものである。

例えば、電子写真装置においては、従来感光体等のユニットを交換するたびに、露光量・帯電量の再調整が必要で、さらには現像バイアス値の再調整も必要である。すなわち適正画像を得るために、これらの調整が必要で、このような調整は極めて煩雑である。さらに、ユニットの使用量すなわち耐久量および使用環境によって特性に変化を生ずるものは、その都度、調整が必要で、これらの調整作業は熟練したサービス性を必要とし、また信頼性の乏しい点で不都合であった。

本発明の目的は感光体等の画像形成部品あるいは装置を画像形成装置本体に装填しただけで、この本体に対して交換した部品に応じた画像形成条件に本体側の諸条件を自動的に調整され且つ耐久性、環境等に応じて部品の特性が変化しても常に安定な画像を形成するように自動的に調整される画像形成装置を提供することである。

このような目的で、本発明は、本体装置に対して着脱可能なユニット状のプロセスキットにおいて、キット内の像形成部材の特性に応じて本体装

置例の形成条件を設定する電気的記憶素子又は中央処理素子の少なくとも一方を有したプロセスキットを提供する。また、本発明は、着脱可能なプロセスキットを装填し像形成する面形成装置において、キット内の電気的記憶素子又は中央処理素子の少なくとも一方の電気信号を受けるコネクタ手段と、このコネクタ手段を介して受けた電気信号に基づいて駆動する像形成手段とを有する画像形成装置を提供する。

以下、図面を参照して説明する。

第1図は本発明を電子写真複写機について実施した一実施例を示し、図中、1は像担持体、すなわち感光体、2は帯電器、3は露光ランプ、4は原稿、5は原稿画像を感光体上に結像させる短焦点レンズアレー、6は現像器、7は転写帯電器、8は感光体を清掃するクリーニング器、9は除電用ランプを示す。感光体1は矢印で示す方向に回転され、帯電器2によって均一に帯電される。原稿4は露光ランプ3によって照射され、原稿画像が短焦点レンズアレー5を介して感光体1上に結

像される。感光体上に形成された静電潜像は現像器6によって可視像化され、この可視像化されたトナー像は転写帯電器7で転写紙に転写され、転写紙は定着部(図示せず)に搬送されて定着され、機外に搬出される。なお、本実施例はカールソン方式について示したが、三層感光体を用いたNP方式にも適用できることは言うまでもない。

本発明によれば、上記の帯電器、現像器、転写器、クリーニング器の中の少なくとも一つまたはその一部と感光体とは一体化されて、一体の交換しうるユニットとして構成され、且つ該ユニットの各部をその諸特性に応じて適正面像形成条件に自動的に調整するための記憶または中央演算処理装置を該ユニットに組合せられる。

図示の実施例では、感光体1、帯電器2、現像器6の現像電極、クリーニング器8が一体化されて、感光体1の耐久寿命切れにともなう交換時にユニットとして交換される。

このユニットには、ROM(P-ROMでもよい)の記憶素子10が組込まれ、これは本体部に設け

た中央演算処理装置(CPU)12とコネクタ22により結合される。CPU12は、本体部に設けられたランプ点灯回路13、高圧トランス14、15、現像バイアス回路16、除電ランプ回路17に接続される。上記の記憶素子10には、このユニットの各部がその諸特性に応じて適正面像形成条件で動くように、露光量、帯電量、現像バイアス値、除電露光量を決定すべき情報が記憶されていて、これらの情報によりCPU12は本体部のランプ点灯回路13、高圧トランス14、15、現像バイアス回路16および除電ランプ回路17を駆動する。露光量、帯電器、現像器、除電ランプおよび記憶素子は本体側とコネクタ22で電気的に結合されている。なお、記憶素子10はP-ROMでも良いとしたが、ユニットは各種材料例えば感光体および現像材の特性により、また、帯電系、現像系の組立公差によりバラツキが生じやすく、これらを単一のROMで制御するよりは、各々の特性に合わせてプログラムし情報入力可能なP-ROMの方が勝れていることは言うまでもない。

なお、上記の一体化されたユニットは破線18で示されていて、以下、これをキットと称する。

本発明によれば、上記のキットの使用量すなわち耐久量および使用環境を検知して、その検知手段の情報に応じて調整量を変化させることができる。

第2図は使用量を検知する手段を設けて、その情報により調整量を変化させるようにした実施例を示す。この実施例においては、使用量を記憶する素子、例えばRAM19がキット18に組込まれる。すなわち、例えば駆動時間をカウントするかコピー枚数をカウントすることにより使用量をRAM19に入力し、これにより材料の劣化度合いもしくは残量検知手段として、その情報をCPU12に入力し、これにより調整量を変化させる。RAMへの入力信号としては、例えば画像形成装置の電源がONされている比較的短時間においては、装置の休止時間、駆動時間を信号として得ることにより、例えば感光体の電位変動(立上り、立下り現象)一主として残留電位の休止時間、駆動時間

による変動)を補正することができる。また現像剤の現特性変動(立上り、立下り現象—主として一材の休止、線動時間によるトリガの変動)を補正することもできる。

さらに前述以上の長時間使用においてたとえば本体の電源がOFFされても、本体あるいはキットに設けた電氣的、あるいは計数器等の機械的な信号を電氣的に変化させた信号を得ることにより、感光体の使用量をRAMに入力することができる。信号源の例としては積算型カウンタ、化学反応型カウンタ、光変化型カウンタ、電氣量回転数積算型カウンタ等を電氣的にRAMの入力信号に変換して用いることができる。これらをまとめて第2図に23、23'として示す。

第3図は、キットの設置環境を検知する手段を設けて、その情報により調整量を変化させるようにした実施例を示す。この実施例においては、例えば温度、湿度、気圧等を検知する環境検知装置20がキット18に組込まれる。この装置の情報は、記憶素子10、RAM19の情報と同様にCPU

12に入力されて、キットを最適画像形成条件に調整する。なお、環境検知装置20はキットの外部すなわち本体側に組み込まれていても良く、この場合を第3図では20'で示している。

第4図は、例えば材料の変更により、本体シーケンスを書き換える必要がある場合の補助手段として、演算処理装置21をキット18に組込んだ実施例を示す。これは、例えば前回転、後回転時間、帯電、露光ON-OFFタイミング等の変更である。さらに例えばカラー画像形成においては、カラー用ROM、RAM、CPUを組込ませておけばカラーキットをセットするだけでカラーの最適条件で画像形成をすることができる。

同様に写真用、複写用キット、ライン複写用キット、等目的別のキットを用いる場合に専用のROM、RAM、CPUを組込ませることができる。

以上のようにキットには目的別に多種考えられるが、そのうちの二目的に合わせたキットの設定におけるフローチャートを第5図に示す。なお、チャート中の条件は全部満すものでなくても良く、

その中の一つを満足するものであっても良い。

ここで感光体の特性による潜像の不均一さを予め設定されたROMの情報により補正する場合の実施例を示す。感光体単体での特性測定時(出荷チェック)において、帯電電流一定(例えば $-500\mu\text{A}$ )における感光体の暗部電位( $V_D$ )が $-500\text{V}$ であれば、電流値の補正はしなくても本体側は $-500\mu\text{A}$ を出力し、 $-500\text{V}$ の適正電位になる。しかし、本体側の出力が $-500\mu\text{A}$ で $V_D$ が $-400\text{V}$ 、もしくは本体側の出力が $-500\mu\text{A}$ で $V_D$ が $-600\text{V}$ になるものは、各々の本体側の出力電流値をプロセスキット側のROMにより $-600\mu\text{A}$ 、 $-400\mu\text{A}$ に補正することで $V_D$ を一定( $-500\text{V}$ )にする。

また白地電位( $V_L$ )が適正值 $-100\text{V}$ であれば露光ランプの点灯電圧は補正せずに、例えば $65\text{V}$ で点灯させる。しかし、点灯電圧が $65\text{V}$ で $V_L = -150\text{V}$ 、もしくは同 $65\text{V}$ で $V_L = -50\text{V}$ のときは、各々点灯電圧をキット側のROMにより $70\text{V}$ 、 $60\text{V}$ に補正し $V_L$ を一定の

$-150\text{V}$ にする。さらに反射濃度 $0.3$ 程度の間調電位 $V_H$ が $-250\text{V}$ であれば、 $-150\text{V}$ の現像バイアス電圧( $B_D$ )を補正しないが、電位が $-300\text{V}$ 、 $-200\text{V}$ であれば各々これらを補正するために、現像バイアス電圧をROMの記憶にもとづいて $-200\text{V}$ 、 $-100\text{V}$ に変化させて一定濃度の像を得る。これら帯電電流、点灯電圧、現像バイアスは単独で補正しても良いし、これらを組合せても良い。従って、感光体単体での特性チェックにおいて、帯電電流、点灯電圧、現像バイアスを一定にしてそれらの電位等を測定し、その値によりP-ROMに数値を入力することができる。

以上の様に、本発明によれば、ユニットを交換しても、そのユニットの各部が適正面像形成条件に自動的に調整されて、常に良好な画像を形成できるばかりでなく本体と安定して連動することができる。また、黒色画像形成用ユニットから他のカラー画像形成用ユニットへの交換した場合もしくは他の目的別、例えば写真画像、ライン画像用

ユニットを使用する場合においても、画像形成条件を簡単に調整され得る。さらに感光体、現像材等の耐久環境特性の変化に対しても安定な画像を形成できる。

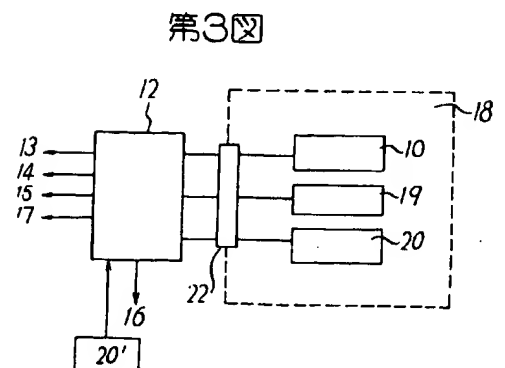
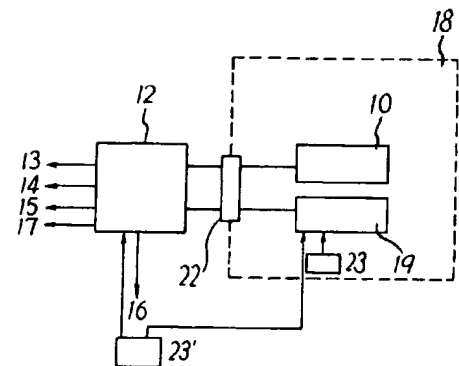
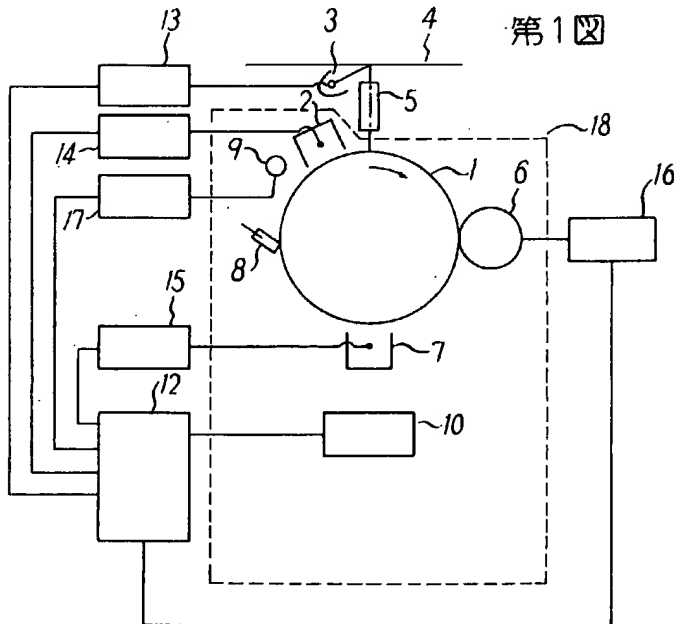
#### 4. 図面の簡単な説明

第1図は本発明の画像形成装置の一実施例を示す概略図、第2図、第3図および第4図は、それぞれ、その変形を示すブロック図、第5図はキットの設定の一例を示すフローチャートである。

- |                 |             |
|-----------------|-------------|
| 1 … 感光体         | 2 … 帯電器     |
| 3 … 露光ランプ       | 4 … 原稿      |
| 5 … 短焦点レンズアレー   |             |
| 6 … 現像器         | 7 … 転写帯電器   |
| 8 … クリーナ        | 9 … 除電用ランプ  |
| 10 … 記憶素子       | 12 … CPU    |
| 13 … ランプ点灯回路    |             |
| 14, 15 … 高圧トランス |             |
| 16 … 現像バイアス回路   |             |
| 17 … 除電ランプ回路    | 18 … キット    |
| 19 … RAM        | 20 … 環境検知回路 |

- |                 |           |
|-----------------|-----------|
| 21 … 演算処理装置     | 22 … コネクタ |
| 23, 23' … カウンター |           |

代理人 谷山輝雄  
本多小平  
岸田正行  
新部興治



第5図

プロセスキットの本体  
への装填

複写スイッチON

プロセスキット側から本体CPUに対して  
感光体特性、現像剤特性に応じた帯電量、  
露光量、現像バイアス量を制御するための  
信号発生、これを本体CPUへ

本体CPU

外部センサ、カウンタからの  
感光体使用量、装置休止時間  
装置稼働時間、温度、湿度  
気圧等の情報信号を本体CPUへ

本体側の高圧トランス、  
ランプ点灯回路、バイア  
ス回路をCPUの出力で制御

プロセスキット内の帯電器への電圧印加、  
現像器へのバイアス電圧印加

複写動作

第4図

